

## PATENT ABSTRACTS OF JAPAN

(11)Publication number : 05-283744  
 (43)Date of publication of application : 29.10.1993

(51)Int.Cl. H01L 33/00

(21)Application number : 04-062812 (71)Applicant : TOSHIBA CORP  
 (22)Date of filing : 19.03.1992 (72)Inventor : IZUMITANI TOSHIHIDE  
 HATANO GOKOU  
 OBA YASUO

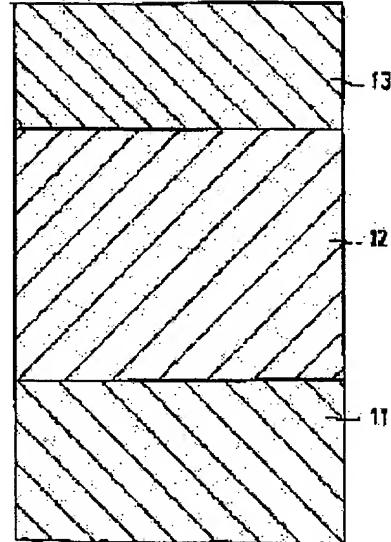
(30)Priority

Priority number : 03337459 Priority date : 20.12.1991 Priority country : JP

## (54) SEMICONDUCTOR ELEMENT

## (57)Abstract:

**PURPOSE:** To obtain a semiconductor element having a conductivity type other than an N+ or consisting of a cubic crystal other than a hexagonal crystal by a method wherein the element is provided with a single crystal BP layer and a  $GaxAl1-x-yN$  ( $0 \leq x \leq 1$ ) epitaxially grown layer, which is formed on the surface of the BP layer and has a specified thickness. **CONSTITUTION:** Diborane-phosphine gas is sprayed on an Si substrate 11 having the face (100) as raw gas, a hexagonal crystal BP layer 12 is grown in a thickness of  $2 \mu m$ , a temperature and a pressure are kept intact, a trimethyl gallium and an ammonia are sprayed on the surface of the layer 12 and a GaN layer 13 is grown in a thickness of  $1 \mu m$ . Moreover, as a result of a measurement of holes in the hexagonal crystal GaN layer 13, an N- conductivity having a carrier concentration of  $1 \times 10^{16}/cm^3$  and a hole mobility of  $150cm^2/Vsec$  is shown. As the conventional GaN film has an N+ conductivity and has a carrier concentration of  $1 \times 10^{19}$  to  $1 \times 10^{20}/cm^3$ , the layer 13 results in being able to remove specially N atomic holes. Accordingly, a cubic crystal suitable for recombination of carriers is used for a luminous layer, a hexagonal crystal is used for other layers and the like and the proper use of various crystal structures can be made.



## LEGAL STATUS

[Date of request for examination] 11.03.1999

[Date of sending the examiner's decision of rejection] 11.06.2002

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number]

[Date of registration]

[Number of appeal against examiner's decision of rejection]

[Date of requesting appeal against examiner's decision of rejection]

[Date of extinction of right]

BEST AVAILABLE COPY

## \* NOTICES \*

JPO and NCIPI are not responsible for any damages caused by the use of this translation.

1. This document has been translated by computer. So the translation may not reflect the original precisely.
2. \*\*\*\* shows the word which can not be translated.
3. In the drawings, any words are not translated.

---

CLAIMS

## [Claim(s)]

[Claim 1] The semiconductor device characterized by the thing which was formed in the front face of a single crystal BP layer and this BP layer, and which possess the epitaxial growth phase of  $Gax A11-x N$  ( $0 \leq x \leq 1$ ) of the thickness more than 500A at least.

[Claim 2] The semiconductor device characterized by providing a single crystal BP layer and the epitaxial growth phase of  $In_x Ga_{1-x-y} N$  ( $0 < x \leq 1, 0 \leq y \leq 1$ ) formed in the front face of this BP layer.

[Claim 3] The semiconductor device characterized by providing the buffer layer of a single crystal ZnO, and the epitaxial growth phase of the semi-conductor which uses as a configuration element the nitrogen formed in the front face of this buffer layer.

---

[Translation done.]

## \* NOTICES \*

JPO and NCIPI are not responsible for any damages caused by the use of this translation.

1. This document has been translated by computer. So the translation may not reflect the original precisely.
- 2.\*\*\*\* shows the word which can not be translated.
3. In the drawings, any words are not translated.

---

## DETAILED DESCRIPTION

---

[Detailed Description of the Invention]

[0001]

[Industrial Application] This invention relates to the semiconductor device which has the epitaxial growth phase which improved and formed furring.

[0002]

[Description of the Prior Art] Conventionally, nitrogen is included in the semiconductor material which is possible as an ingredient for the object for short wavelength light emitting devices, and environmental-proof semiconductor devices as a V group. The III-V group semiconductor material, for example, GaN, has been considered. However, since nitrogen dissociation pressure is high to the degree of pole, N atom falls out in the process of vapor growth, therefore this GaN is  $n^+$ . It becomes a mold and is  $n^-$ . Other conductivity types, such as a mold, an I-beam, and p mold, were not able to be formed. Moreover, by the approach currently performed conventionally grown up on the sapphire with which the difference of a lattice constant reaches to 10% or more, or a cubic SiC front face, only the hexagonal semi-conductor which is a stable crystal mold could be formed, it compared hexagonal, and although it was unstable, the cubic semi-conductor with which the application to the luminous layer of a light emitting device etc. is expected was not able to be created.

[0003] Such a problem was a common problem looked at by the ingredient with a comparatively large band gap of the system of  $In_x Ga_{1-x-y} N$  ( $0 \leq x \leq 1$ ,  $0 \leq y \leq 1$ ) called not only GaN but AlN(s) other than this, InGaN, GaAIN, InGaAIN, etc.

[0004]

[Problem(s) to be Solved by the Invention] With the approach of growing up  $In_x Ga_{1-x-y} N$  ( $0 \leq x \leq 1$ ,  $0 \leq y \leq 1$ ) on conventional sapphire and a SiC front face as described above, it is  $n^+$ . There was a problem that neither the semi-conductor of conductivity types other than a mold nor the cubic semi-conductor except hexagonal could be created.

[0005] then, the 1st invention —  $Gax Aly N$  ( $0 \leq x \leq 1$ ) — an ingredient —  $n^+$  It aims at offering the semiconductor device which has the semi-conductor layer of conductivity types other than a mold, or a cubic semi-conductor layer except hexagonal.

[0006] the 2nd invention —  $In_x Ga_{1-x-y} N$  ( $0 < x \leq 1$ ,  $0 \leq y \leq 1$ ) — an ingredient —  $n^+$  It aims at offering the semiconductor device which has the semi-conductor layer of conductivity types other than a mold, or a cubic semi-conductor layer except hexagonal.

[0007] Generally the 3rd invention N atom moreover, as one of the configuration elements the ingredient ( $0 \leq x \leq 1$ ,  $0 \leq y \leq 1$ ), for example,  $In_x Ga_{1-x-y} N$ , which cannot obtain a crystal small [ at \*\*\*\* of growth ] the ingredient and lattice constant from which N atom depletion has been a problem and good owing to the grid mismatching for it — a semi-conductor layer with the sufficient crystallinity about an ingredient — Or it aims at offering the semiconductor device which has a cubic semi-conductor layer except hexagonal.

[0008]

[Means for Solving the Problem] In order to attain the above-mentioned object, the 1st invention offers the semiconductor device characterized by providing a single crystal BP layer and the epitaxial growth phase of  $Gax aluminum_{1-x-y} N$  ( $0 \leq x \leq 1$ ) more than at least 500A (it is described as Following A) formed in the front face of this BP layer.

[0009] Moreover, the 2nd invention offers the semiconductor device characterized by providing a single crystal BP layer and the epitaxial growth phase of  $In_x Gay aluminum_{1-x-y} N$  ( $0 < x \leq 1$ ,  $0 \leq y \leq 1$ ) formed in the front face of this BP layer.

[0010] About especially the  $Gax aluminum_{1-x} N$  ( $0 \leq x \leq 1$ ) system ingredient concerning the 1st invention, the crystal structure is single, since it becomes the film stabilized by the conductivity type, the thickness more than 500A is required, and it is good that it is more than 1000A preferably.

[0011] Moreover, the 3rd invention offers the semiconductor device characterized by providing the buffer layer which consists of ZnO, and the epitaxial growth membrane layer which consists of a semi-conductor which uses as a configuration element the nitrogen formed in the front face of this buffer layer.

[0012] Moreover, BP layer here and a ZnO layer are  $1 \times 10^8 / \text{cm}^2$ , when a crystal front face is etched in addition to the perfect single crystal of a defect which is not, although it was required to be a single crystal. The single crystal with which some polycrystals of extent which can find out the pit resulting from the following defects were mixed is also included.

[0013]

[Function] When forming a crystalline good thing as a thin film adopts a single crystal BP layer or a ZnO layer as furring of the epitaxial growth phase of difficult  $In_x Ga_{1-x} Al_{1-y} N$  ( $0 \leq x \leq 1$ ,  $0 \leq y \leq 1$ ), the grid mismatching between a substrate and a growth phase can be eased, and it becomes possible first to obtain the crystal of high quality with few defects. And it became clear by experiment that it is possible to press down more N atom hole of  $In_x Ga_{1-x} Al_{1-y} N$  ( $0 \leq x \leq 1$ ,  $0 \leq y \leq 1$ ) by using BP layer or a ZnO layer for a substrate.  $n^+$  which originates in lack of N atom under crystal by this Mold-ization is suppressed and it is  $n^+$ .  $n$  molds other than a mold,  $n$  - Formation of semi-conductor layers, such as a mold, an I-beam, and p mold, was attained. Furthermore, depending on growth conditions, formation of a cubic semi-conductor layer was attained by using BP layer for a substrate.

[0014]

[Example] The example of this invention is explained to a detail with reference to a drawing. Drawing 1 is the 1st example of this invention.

[0015] first, the Si substrate 11 top of a field (100) — as material gas — diboron hexahydride (B-2 H6)  $1 \times 10^{-6}$  mol/min Phosphoretted hydrogen (PH3)  $5 \times 10^{-4}$  mol/min the BP layer 12 hexagonal on condition that the blasting growth temperature of 1200 degrees C, and growth pressure 0.1 atmospheric pressure — MOCVD — 2 micrometers was grown up by law. Subsequently, it changes into a condition as it is, and growth temperature and a growth pressure are trimethylgallium (TMG)  $1 \times 10^{-6}$  mol/min and ammonia (NH3)  $1 \times 10^{-3}$  mil/min on this BP layer 12 front face. 1 micrometer of blasting GaN layers 13 was grown up. In this way, as a result of performing hole measurement of the formed hexagonal GaN layer 13, it is  $n$  of  $1 \times 10^{16}$ /of carrier concentration cm 3, and  $150\text{cm}^2$  of Hall mobility / Vsec. — It turned out that mold conduction is shown. the GaN film which grew on conventional sapphire — the so-called  $n^+$  a mold — it is — carrier concentration —  $1 \times 10^{19}$  to  $1 \times 10^{20}$ /cm<sup>3</sup> it is — since — compared with this, as for the GaN layer 13 of this example, it turned out that N atom hole was boiled markedly and it has removed.

[0016] Thus, it is considered to be the following reasons by adopting BP layer as a substrate that reduction of the defect of GaN which is one example of a Gax aluminum $1-x$  N ( $0 \leq x \leq 1$ ) epitaxial growth phase was able to be aimed at. That is, the hexagonal lattice constant of BP is 4.54A and others. Compared with a group III-V semiconductor, the difference of bond length with GaN is only 0.5% small. And BP can grow up a semi-conductor with the lattice constant it is chemically stable high-melting and small in the inclination for growth temperature to be high, on BP layer. Thereby, the crystal of high quality with few defects is considered to have carried out a certain work which controls the omission of N atom. The epitaxial growth phase of GaN serves as \*\*\*\*\* and a cubic also with the crystal structure single in the thickness more than 500A, although there are many defects and they can become the semi-conductor of the stable crystal structure easily in response to the effect of the crystal structure of a substrate neither by 100A nor about [ 200A ] thickness, and it becomes the film which the conductivity type was also stabilized and was excellent.

[0017] Drawing 2 shows the 2nd example of this invention. the same conditions which show this sample to the 1st example — an epitaxial growth phase and MOCVD — it created by law. Although it could carry out like the 1st example in the following examples, the same part attached the same number and omitted detailed explanation.

[0018] First, it is diboron hexahydride (B-2 H6)  $1 \times 10^{-6}$  mol/min as material gas on the Si substrate 11 of a field (100). Phosphoretted hydrogen (PH3)  $5 \times 10^{-4}$  mol/min 2 micrometers of blasting BP layers 12 were grown up.

[0019] Subsequently, magnesium cyclopentadienyl (CP2 Mg) optimum dose was sprayed on this BP layer 12 front face as trimethylgallium (TMG)  $1 \times 10^{-6}$  mol/min, ammonia (NH3)  $1 \times 10^{-3}$  mol/min, and a dopant, and 1 micrometer of GaN layers 21 was grown up. The GaN layer 21 of this Mg dope showed p mold conduction of  $1 \times 10^{16}$ /of carrier concentration cm 3, and  $150\text{cm}^2$  of Hall mobility / Vsec. The GaN layer of the conductivity type of p mold was able to be obtained by this approach.

[0020] In this example, since Mg was doped, the GaN layer became p mold, but if this Mg doping is not performed, it is possible to form what presents the conductivity type of others which are called an I-beam with an intrinsic semiconductor.

[0021] Although the above examples [ 1st and 2nd ] mentioned and explained GaN as Gax aluminum $1-x$  N ( $0 \leq x \leq 1$ ), it is possible to carry out GaAIN, AlN, etc. similarly instead of GaN. Sequential explanation is given in the following examples.

[0022] Drawing 3 is the 3rd example of this invention. AlN with a still larger band gap was grown up by the same approach from GaN. In this case, there is 4% of differences of bond length with BP. 1-micrometer AlN33 was obtained by replacing TMG with TMA in the 1st example. Similarly a substrate is Si (100) and growth temperature made 1 micrometer/hr 1300 degrees C, growth pressure 0.1 atmospheric pressure, and the growth rate. Generally, AlN is high resistance soon at an insulator, and, as for it, N atom hole in AlN is considered as the cause. For this sample, carrier concentration is  $1 \times 10^{18}$ /cm<sup>3</sup>. It was, conductivity was presented at least and, moreover, it was n mold of low resistance. This is considered because N atom hole is pressed down enough.

[0023] Next, the 4th example is explained. Drawing 4 is the example which produced the light emitting diode (LED) of single hetero structure using the pn junction of the ingredient of a 3 yuan system of GaAIN. The Si dope n mold BP layer ( $2 \times 10^{17}$ /cm<sup>3</sup>) 42 at the growth temperature of 1200 degrees C on an n mold Si substrate (not shown) 3 micrometers, Sequential growth of the 3 more micrometers undoping aluminum0.3

Ga0.7 N layer (n mold  $-1 \times 10^{17}/\text{cm}^3$ ) 43 and the 3-micrometer Mg dope aluminum0.1 Ga0.9 N layer (p mold  $-2 \times 10^{16}/\text{cm}^3$ ) 44 was carried out, and pn junction was formed. Furthermore, 0.5 micrometers (p mold  $-5 \times 10^{17}/\text{cm}^3$ ) of Mg dope BP layers 45 were grown up as a contact layer, mechanical polishing and etching removed Si substrate, and the In electrode 46 was set to installation LED.

[0024] In this way, obtained LED is 10mcd. Blue luminescence was obtained. If such an approach is used, also in GaAIN, it becomes producible, and rather than the conventional thing, brightness will boil LED of high quality markedly and will improve. Furthermore, the 5th example is explained.

[0025] If Si is used for a substrate and a front face uses the wafer of a field (100), the epitaxial film with which BP layer which grows up to be the front face made the field (100) parallel with the front face of a substrate will grow, and a field will grow up [ the wafer front face of Si ] to be parallel on the surface of a substrate in a field (111) (111). It may be possible for this to control the crystal structure of the semi-conductor which grows on a field. For example, as shown in drawing 5, when growing up InGaAIN (especially a presentation is not specified) on the BP layer 12, cubic InGaAIN53 grows on the BP layer 12 by setting field bearing of Si substrate to (100), making substrate temperature into 550-800 degrees C, making 0.5 micrometer/hr and temperature into lowness for a growth rate, and making a growth rate later again. When the property of InGaAIN53 of this undoping was investigated, carrier concentration was  $1 \times 10^{16}/\text{cm}^3$ , and 200cm<sup>2</sup> of Hall mobility / Vsec. Thus, when cubic InGaAIN grows, the distorted layer with the same cubic BP which is not is producible. And it is very expectable by introducing p mold dopant as a new 4 yuan system ingredient — a quality p type semiconductor can be obtained. When the substrate [ on the other hand / (111) ] was used, it became clear that hexagonal GaN with which a cubic is not mixed to near the interface of under 500A grows by the experiment which this invention persons conducted. Using the cubic which was suitable for recombination of a carrier in the light emitting device at the luminous layer also from this, although it is thick in other cladding layers and contact layers, formation carries out using easy \*\*\*\*\* etc. and proper use of the various crystal structures can be performed. For this reason, the degree of freedom of a device design improves.

[0026] Moreover, since an InGaAIN system semi-conductor can be continuously changed to the large ultraviolet field from orange by changing the ratio of In, Ga, and aluminum, its degree of freedom of a design increases also in this point.

[0027] Here, although InGaAIN was explained, it can be similarly used [ \*\*\*\*\* ] instead of being InGaAIN since the property on physical properties is near also about other In<sub>x</sub> Ga<sub>y</sub> aluminum<sub>1-x-y</sub>N ( $0 < x < 1$ ,  $0 < y < 1$ ), for example, InGaN, and InAlN.

[0028] Drawing 6 is the 6th example. It is the example which the sapphire substrate 61 was used [ example ] instead of Si substrate, and carried out sequential growth of the buffer layer 12 of BP, and the undoping GaAIN film 63 on the front face. Although the whole of the 5th example used Si substrate, it may use this sapphire of the ingredient which contains aluminum instead of Si substrate, and the substrate of an alumina in each example. Moreover, depending on BP, SiC with a comparatively near lattice constant, and an atomic plane, they are TiO<sub>2</sub> with a near lattice constant, and MgF<sub>2</sub>. Even if it uses, as compared with the former, the undoping GaN of an epitaxial film with few defects, for example, low carrier concentration, is obtained. In these substrates, it is expected from a series of experiments which perform various processings to the substrate which this invention persons performed that a thing whenever feebledominated will be obtained more if even a surface damage layer is removable with processing. In addition, it is also effective to use organic metals, such as triethyl boron and trimethyl boron, for growth of BP layer as a boron raw material. Moreover, in order to make lattice matching still better, it is also possible to mix Ga, aluminum, In, As, and Sb and to change a lattice constant. Even if it uses triethylaluminum (TEA) as triethylgallium (TEG) and an aluminum raw material as a Ga raw material, it can completely carry out similarly. It is also possible by permuting a part of N of a semiconductor material by As and Sb in the above example to press down N atom for a hole more. LED which is the 7th example of this invention is explained using drawing 7.

[0029] 1 micrometer of ZnO buffer layers 72 (undoping) is formed on the ZnO substrate 71. It is the n mold Ga0.8 In0.2 N layer 73 (an Si dope [ undoping or ]) on it.  $1 \times 10^{16}-1 \times 10^{19}\text{cm}^{-3}$  [ 3-micrometer ],  $1 \times 10^{17}\text{cm}^{-3}$  [ for example, ], are formed, and 2 micrometers of p mold Ga0.8 In0.2 N layers 74 (Mg dope and  $1 \times 10^{16}-1 \times 10^{19}\text{cm}^{-3}$ , for example,  $1 \times 10^{17}\text{cm}^{-3}$ ) are formed on it.

[0030] It forms by the MOCVD method and each class is NH<sub>3</sub> as a raw material.  $1 \times 10^{-3}$  mol/min, Ga<sub>3</sub> (C two H<sub>5</sub>)  $1 \times 10^{-5}$  mol/min and In(CH<sub>3</sub>)  $3 \times 10^{-6}$  mol/min and CO<sub>2</sub>  $1 \times 10^{-5}$  mol/min and Zn<sub>3</sub> (CH<sub>3</sub>)  $1 \times 10^{-6}$  mol/min It grew up by introducing. For substrate temperature, the total flow of 700 degrees C, pressure 75torr, and material gas is 11-/min. It carried out. Si was used for n mold and Mg was used for p mold at the dopant. Si doped the silane (SiH<sub>4</sub>) from Mg mixing magnesium cyclopentadienyl (Cp<sub>2</sub> Mg) in material gas, respectively. 46 is an electrode.

[0031] NH<sub>3</sub> which is a raw material here at growth of GaN Since decomposition temperature is high, it has been believed that an elevated temperature 1000 degrees C or more is required. However, according to research of this invention persons, it is NH<sub>3</sub>. It became clear that an elevated temperature is not necessarily required for decomposition. The temperature of 1000 degrees C or more is the optimum temperature at the time of growing up on the silicon on sapphire usually used, and the optimal growth temperature exists in growth of GaN according to the class of substrate which grows. That is, when grid mismatching with a substrate is large, in order to ease the effect of a stacking fault, elevated-temperature growth is needed, but

in using the substrate which carries out lattice matching, low dental-curing length becomes possible. then, if low dental-curing length will become possible if the optimal substrate can be chosen, and low dental-curing length becomes possible, an impurity will incorporate — also having — it can stop.

[0032] It has the crystal structure of the same wurtzite mold (one of the crystal structures of hexagonal system) as GaN, and a lattice constant is 3.250Å and ZnO's is dramatically as near as 3.189Å of GaN. A band gap is 3.2eV. Then, the grid mismatching with a substrate is suppressed to 2% or less by growing up GaN on ZnO. Furthermore, it becomes possible by adding In to plan grid mismatching with a substrate.

[0033] However, even if it uses a substrate with a how much near lattice constant, when the condition on the front face of a substrate is bad, it is H2 at the time of temperature up. Since it will be exposed to inside, oxygen will be set to H2 O and it will escape from a substrate front face. Therefore, in a substrate front face, oxygen cannot become insufficient, and it cannot obtain the crystalline array on the good front face of a substrate.

[0034] As shown in this invention, once it grows up a ZnO buffer layer into a ZnO substrate, by growing up a GaN layer, on a pure ZnO front face, it becomes possible to grow up a GaN layer, and the merit that a lattice constant is near can be employed enough efficiently. Since a GaN layer turns into few good layers of N atom hole by this, GaN of not only n mold but p mold can be formed, and LED with the PN junction of GaN can be formed. The condition of having embedded the LED chip by this example at drawing 8 in the resin case 82 which served as the lens is shown. 83 is an internal lead and 84 is an external lead.

[0035] LED by this example was embedded in the resin case, and blue luminescence of about 5 mcd(s) was checked. As for this effectiveness, the gap of \*\*0.5% of range or field bearing of a substrate was fully obtained for the gap of lattice matching with a substrate in \*\*5% of range. In addition, it is also possible to change a band gap, adding aluminum to GaInN and maintaining a lattice constant at it. Drawing 9 is the outline sectional view of LED of the MIS mold which is the 8th example of this invention.

[0036] The ZnO buffer layer 72 and 3 micrometers of n mold Ga0.8 In0.2 N layers 73 (undoping or Si dope, and 1x10<sup>16</sup>–1x10<sup>19</sup>cm<sup>-3</sup>, for example, 1x10<sup>17</sup>cm<sup>-3</sup>) are formed on the ZnO substrate 71, and the high resistance section 91 is formed in the part. 46 is a metal electrode. Few good GaInN layers of N atom hole can be formed by this example, and LED of such an MIS mold can also be offered. Drawing 10 is the sectional view of the semiconductor laser equipment which is the 9th example of this invention.

[0037] The ZnO buffer layer 72, the n mold Ga0.8 In0.2 N buffer layer 101, the n mold Ga0.8 In0.2 N cladding layer 102, the undoping Ga0.8 In0.2 N barrier layer 103, and the p mold Ga0.8 In0.2 N cladding layer 104 are formed on the ZnO substrate 71, and the n mold Ga0.8 In0.2 N current-element layer 105 and the p mold Ga0.8 In0.2 N contact layer 106 are formed on it. 46 is a metal electrode. Thus, the semiconductor laser for short wavelength with an n mold GaInN layer can also be offered. Drawing 11 is the outline block diagram of the bipolar transistor which is the 10th example of this invention.

[0038] The ZnO buffer layer 72, the undoping Ga0.8 In0.2 N buffer layer 111, the n mold Ga0.8 In0.2 N collector layer 112, the p mold Ga0.8 In0.2 N base layer 113, the n mold Ga0.8 In0.2 N emitter layer 114, and the n mold Ga0.8 In0.2 N emitter contact layer 115 are formed on the ZnO substrate 71. 46 is an electrode. Since GaInN of n mold or p mold can be formed, this appearance can be provided also with the bipolar transistor of complicated structure.

[0039] In the example which used ZnO of a more than for the buffer layer, although In<sub>x</sub> Ga<sub>y</sub> aluminum<sub>1-x-y</sub> N (0<=x<=1, 0<=y<=1), such as GaN and GaInN, was chosen as film formed on this, the compound semiconductor of other nitrogen content which N electron hole generates may be chosen and used for instead of [ these ]. Effectiveness is greatest when the band gap for which light can be emitted blue chooses a large compound semiconductor with a small lattice constant especially. In addition, in the range which does not deviate from the meaning, this invention can deform variously and can be carried out.

[0040]

[Effect of the Invention] It is n about the thin film for which the crystal growth of the high quality of In<sub>x</sub>Gay aluminum<sub>1-x-y</sub> (0<=x<=1, 0<=y<=1), such as GaN and AlGaN, was difficult according to the above-mentioned configuration as explained in full detail above. – Desired conductivity types, such as a mold, an I-beam, and p mold, or the semi-conductor layer of not only \*\*\*\*\* but the cubic crystal structure can be offered. Thereby, the degree of freedom on a semiconductor device design can be improved. Therefore, the application to the short wavelength light emitting device using this etc. is possible, and the contribution to data processing industries, such as a display and optical communication, is size very much.

[Translation done.]

## \* NOTICES \*

JP0 and NCIP1 are not responsible for any damages caused by the use of this translation.

1. This document has been translated by computer. So the translation may not reflect the original precisely.
- 2.\*\*\*\* shows the word which can not be translated.
3. In the drawings, any words are not translated.

---

DESCRIPTION OF DRAWINGS

---

## [Brief Description of the Drawings]

[Drawing 1] The sectional view of the wafer which grew up BP buffer layer and grew up Undoping GaN on Si substrate which is the 1st example of this invention.

[Drawing 2] The sectional view of the wafer which grew up BP buffer layer and grew up GaN of Mg dope on Si substrate concerning the 2nd example of this invention

[Drawing 3] The sectional view of the wafer which grew up BP buffer layer and grew up Undoping AlN on Si substrate concerning the 3rd example of this invention.

[Drawing 4] The sectional view of the single heterojunction mold LED which consists of GaAIN created through BP buffer layer concerning the 4th example of this invention.

[Drawing 5] The sectional view of the wafer which grew up Cubic InGaAIN on BP buffer layer on Si substrate (100) front face concerning the 5th example of this invention.

[Drawing 6] The sectional view of the wafer which grew up GaAIN on the sapphire substrate concerning the 6th example of this invention.

[Drawing 7] The sectional view of LED concerning the 7th example of this invention.

[Drawing 8] Drawing which embedded the LED chip concerning the 7th example of this invention in the resin case.

[Drawing 9] The sectional view of LED concerning the 8th example of this invention.

[Drawing 10] The sectional view of the semiconductor laser equipment concerning the 9th example of this invention.

[Drawing 11] The sectional view of the bipolar transistor concerning the 10th example of this invention.

## [Description of Notations]

11 — Si substrate

12 — BP layer

13 — Undoping GaN layer

21 — Mg dope AlN layer

33 — Undoping AlN layer

42 — n mold BP buffer layer

43 — n mold GaAIN layer

44 — p mold GaAIN layer

45 — p mold BP contact layer

46 — Electrode

61 — Sapphire substrate

63 — GaAIN layer

71 — ZnO substrate

72 — ZnO buffer layer

73 — n mold Ga0.8 In0.2 N layer

74 — p mold Ga0.8 In0.2 N layer

81 — LED chip

82 — Resin case

83 — Internal lead

84 — External lead

91 — High resistance section

101 — n mold Ga0.8 In0.2 N buffer layer

102 — n mold Ga0.8 In0.2 N cladding layer

103 — Undoping Ga0.8 In0.2 N barrier layer

104 — p mold Ga0.8 In0.2 N cladding layer

105 — n mold Ga0.8 In0.2 N current blocking layer

106 — p mold Ga0.8 In0.2 N contact layer

111 — Undoping Ga0.8 In0.2 N buffer layer

112 — n mold Ga0.8 In0.2 N collector layer

113 — p mold Ga0.8 In0.2 N base layer

114 — n mold Ga0.8 In0.2 N emitter layer

115 — n mold Ga0.8 In0.2 N emitter contact layer

(19)日本国特許庁 (JP)

(12) **公開特許公報 (A)**

(11)特許出願公開番号

**特開平5-283744**

(43)公開日 平成5年(1993)10月29日

(51)Int.Cl.<sup>5</sup>

H 0 1 L 33/00

識別記号

府内整理番号

C 8934-4M

F I

技術表示箇所

審査請求 未請求 請求項の数3(全7頁)

(21)出願番号 特願平4-62812

(22)出願日 平成4年(1992)3月19日

(31)優先権主張番号 特願平3-337459

(32)優先日 平3(1991)12月20日

(33)優先権主張国 日本 (JP)

(71)出願人 000003078

株式会社東芝

神奈川県川崎市幸区堀川町72番地

(72)発明者 泉谷 敏英

神奈川県川崎市幸区小向東芝町1番地 株

式会社東芝総合研究所内

(72)発明者 波多野 吾紅

神奈川県川崎市幸区小向東芝町1番地 株

式会社東芝総合研究所内

(72)発明者 大場 康夫

神奈川県川崎市幸区小向東芝町1番地 株

式会社東芝総合研究所内

(74)代理人 弁理士 則近 恵佑

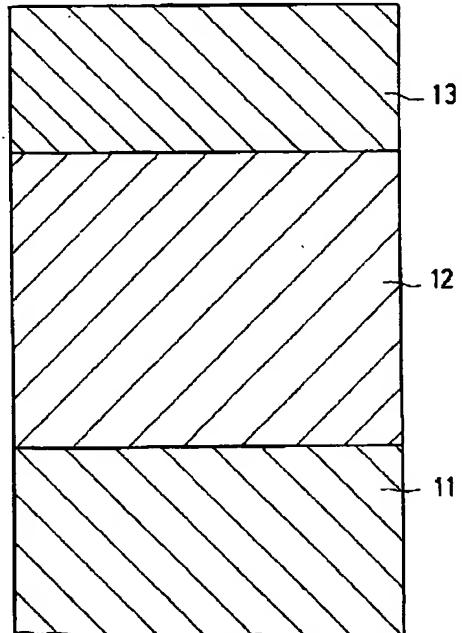
(54)【発明の名称】 半導体素子

(57)【要約】

【目的】 格子定数が小さく格子整合する基板が無いとされる化合物半導体において、結晶学的な欠陥が少なく高品質な薄膜を成長させることを目的とする。

【構成】 基板と目的とする半導体層の間に燐化ホウ素(BP)あるいはZnOからなるバッファ層を成長させ半導体層に発生する欠陥を低減する。

【効果】 2μm程度のBPあるいはZnOバッファ層をはさみGaAIN系エピタキシャル層を成長させることにより、従来はアンドープでも高キャリア濃度であったものが2~3桁キャリア濃度が低下して電気的特性の制御が容易になった。



## 【特許請求の範囲】

【請求項1】単結晶BP層と、このBP層の表面に形成された少なくとも500Å以上の厚さのGa<sub>x</sub>Al<sub>1-x</sub>N (0≤x≤1)のエピタキシャル成長層とを具備することを特徴とする半導体素子。

【請求項2】単結晶BP層とこのBP層の表面に形成されたIn<sub>x</sub>Ga<sub>y</sub>Al<sub>1-x-y</sub>N (0<x≤1, 0≤y≤1)のエピタキシャル成長層とを具備することを特徴とする半導体素子。

【請求項3】単結晶ZnOのバッファ層と、このバッファ層の表面に形成された窒素を構成元素とする半導体のエピタキシャル成長層とを具備することを特徴とする半導体素子。

## 【発明の詳細な説明】

## 【0001】

【産業上の利用分野】本発明は、下地材料を改良して形成したエピタキシャル成長層を有する半導体素子に関する。

## 【0002】

【従来の技術】従来、短波長発光素子用、耐環境半導体素子用の材料として可能性のある半導体材料に窒素をV族として含むIII-V族半導体材料例えはGaNが考えられて来た。しかしながらこのGaNは窒素解離圧が極度に高いため、気相成長の過程において、N原子がぬけてしまい、そのためにn+型となってしまい、n-型、I型、p型といった他の導電型を形成できなかった。また、格子定数の差が10%以上におよぶサファイヤあるいは立方晶のSiC表面上に成長させる従来行われている方法では、安定な結晶型である六方晶の半導体しか形成できず、六方晶に比べて不安定であるが発光素子の発光層等への適用が期待される立方晶の半導体は作成することができなかった。

【0003】この様な問題は、GaNだけでなくこれ以外のAlN、InGaN、GaAlN及びInGaAlN等といったIn<sub>x</sub>Ga<sub>y</sub>Al<sub>1-x-y</sub>N (0≤x≤1, 0≤y≤1)の系の比較的バンドギャップの広い材料に見られる共通の問題であった。

## 【0004】

【発明が解決しようとする課題】上記したように従来のサファイヤ、SiC表面上にIn<sub>x</sub>Ga<sub>y</sub>Al<sub>1-x-y</sub>N (0≤x≤1, 0≤y≤1)を成長させる方法ではn+型以外の導電型の半導体や、六方晶以外の立方晶半導体を作成できないという問題があった。

【0005】そこで、第1の発明は、Ga<sub>x</sub>Al<sub>1-x</sub>N (0≤x≤1)なる材料について、n+型以外の導電型の半導体層、或いは六方晶以外の立方晶の半導体層を有する半導体素子を提供することを目的とする。

【0006】第2の発明は、In<sub>x</sub>Ga<sub>y</sub>Al<sub>1-x-y</sub>N (0<x≤1, 0≤y≤1)なる材料について、n+型以外の導電型の半導体層、或いは六方晶以外の立方晶の

半導体層を有する半導体素子を提供することを目的とする。

【0007】また、第3の発明は、一般にN原子を構成元素の一つとして、成長の過定でN原子空乏が問題になっている材料と格子定数が小さくそのための格子不整合が原因で良質の結晶を得られない材料例えはIn<sub>x</sub>Ga<sub>y</sub>Al<sub>1-x-y</sub>N (0≤x≤1, 0≤y≤1)なる材料について結晶性の良い半導体層、或いは六方晶以外の立方晶の半導体層を有する半導体素子を提供することを目的とする。

## 【0008】

【課題を解決するための手段】上記目的を達成するため、第1の発明は、単結晶BP層と、このBP層の表面に形成された少なくとも500Åのオングストローム（以下Aと記す）以上のGa<sub>x</sub>Al<sub>1-x</sub>N (0≤x≤1)のエピタキシャル成長層とを具備することを特徴とする半導体素子を提供するものである。

【0009】また、第2の発明は単結晶BP層と、このBP層の表面に形成されたIn<sub>x</sub>Ga<sub>y</sub>Al<sub>1-x-y</sub>N (0<x≤1, 0≤y≤1)のエピタキシャル成長層とを具備することを特徴とする半導体素子を提供するものである。

【0010】特に、第1の発明に係わるGa<sub>x</sub>Al<sub>1-x</sub>N (0≤x≤1)系材料については、結晶構造が單一で、導電型も安定した膜となるために、500Å以上の膜厚が必要であり、好ましくは1000Å以上であることが良い。

【0011】また、第3の発明はZnOから成るバッファ層と、このバッファ層の表面に形成された窒素を構成元素とする半導体からなるエピタキシャル成長膜層とを具備することを特徴とする半導体素子を提供するものである。

【0012】また、ここでBP層及びZnO層は、単結晶であることが必要であるが、欠陥の全くない完全な単結晶以外に、結晶表面をエッチングした際、1×10<sup>8</sup>/cm<sup>2</sup>以下の欠陥に起因するピットを見い出せる程度の多少の多結晶が混じった単結晶も含む。

## 【0013】

【作用】薄膜として結晶性の良いものを形成することが困難なIn<sub>x</sub>Ga<sub>y</sub>Al<sub>1-x-y</sub>N (0≤x≤1, 0≤y≤1)のエピタキシャル成長層の下地材料として単結晶BP層、あるいはZnO層を採用することにより下地と成長層間の格子不整合を緩和することができ、欠陥の少ない高品質の結晶を得ることが先ず可能になる。しかも、BP層あるいはZnO層を下地に用いることでIn<sub>x</sub>Ga<sub>y</sub>Al<sub>1-x-y</sub>N (0≤x≤1, 0≤y≤1)のN原子空孔をより押えることが可能なことが実験により明らかになった。これにより結晶中のN原子の欠乏に起因するn+型化が抑えられ、n+型以外のn型、n-型、I型、p型等の半導体層の形成が可能になった。さら

に、BP層を下地に使用することで成長条件によっては立方晶の半導体層の形成が可能になった。

【0014】

【実施例】この発明の実施例を図面を参照し、詳細に説明する。図1は、本発明の第1の実施例である。

【0015】先ず、(100)面のSi基板11上に原料ガスとして、ジボラン( $B_2H_6$ ) $1 \times 10^{-6}$  mol/min フオスフィン( $PH_3$ ) $5 \times 10^{-4}$  mol/minを吹き付け成長温度1200°C、成長圧力0.1気圧の条件で六方晶のBP層12をMOCVD法によって2μm成長させた。次いで、成長温度と成長圧力はそのままの状態にし、このBP層12表面上にトリメチルガリウム(TMGa) $1 \times 10^{-6}$  mol/min、アンモニア( $NH_3$ ) $1 \times 10^{-3}$  ml/minを吹き付けGaN層13を1μm成長させた。こうして形成した六方晶GaN層13のホール測定を行った結果、キャリア濃度 $1 \times 10^{16}$  /cm<sup>3</sup>、ホール移動度 $150\text{cm}^2/V\text{sec}$ のn-型伝導を示すことが分った。従来のサファイヤ上に成長したGaN膜は所謂n+型でありキャリア濃度は $1 \times 10^{19}$  ~ $1 \times 10^{20}$  /cm<sup>3</sup>であるから、本実施例のGaN層13はこれと比べてN原子空孔を格段に除去できたことが分った。

【0016】この様に下地にBP層を採用することによってGaN、Al<sub>1-x</sub>N( $0 \leq x \leq 1$ )エピタキシャル成長層の1例であるGaNの欠陥の減少を図れたのは以下の理由と考えられる。即ち六方晶のBPの格子定数は4.54Åと他のIII-V族化合物半導体と比べて小さくGaNとの結合長の差は0.5%にすぎない。しかもBPは高融点で化学的に安定であり、成長温度の高い傾向にある格子定数の小さい半導体をBP層上に成長させることができる。これにより欠陥の少ない高品質の結晶がN原子の抜けを抑制する何らかの働きをしたものと考えられる。GaNのエピタキシャル成長層は100Åや200Å程度の厚さでは、下地の結晶構造の影響を受けて欠陥が多く、安定な結晶構造の半導体になり難いが、500Å以上の膜厚では結晶構造も単一の六方晶や立方晶となり導電型も安定して優れた膜となる。

【0017】図2は、本発明の第2の実施例を示す。この試料は第1の実施例に示す同じ条件でエピタキシャル成長層とMOCVD法により作成した。以下の実施例では、第1の実施例と同様に実施可能であるが、同一部分は同一番号を付し、詳しい説明を省略した。

【0018】先ず、(100)面のSi基板11上に原料ガスとしてジボラン( $B_2H_6$ ) $1 \times 10^{-6}$  mol/min フオスフィン( $PH_3$ ) $5 \times 10^{-4}$  mol/minを吹き付けBP層12を2μm成長させた。

【0019】次いで、このBP層12表面上にトリメチルガリウム(TMGa) $1 \times 10^{-6}$  mol/min、アンモニア( $NH_3$ ) $1 \times 10^{-3}$  mol/min、ドーパントとしてシクロペンタジエニルマグネシウム(CP<sub>2</sub>Mg)適量

を吹き付けてGaN層21を1μm成長させた。このMgドープのGaN層21はキャリア濃度 $1 \times 10^{16}$  /cm<sup>3</sup>、ホール移動度 $150\text{cm}^2/V\text{sec}$ のp型伝導を示した。この方法によってp型の導電型のGaN層を得ることができた。

【0020】この実施例ではMgをドーピングしたのでGaN層はp型となったが、このMgドーピングを行わないなら、真性半導体でI型と呼ばれるその他の導電型を呈するものも形成することが可能である。

【0021】以上の第1及び第2の実施例では、Ga<sub>1-x</sub>N<sub>x</sub>( $0 \leq x \leq 1$ )としてGaNを挙げて説明したが、GaNの代わりにGaN、AlN等も同様に実施することが可能である。以下の実施例で順次説明する。

【0022】図3は本発明の第3の実施例である。GaNよりさらにバンドギャップの広いAlNを同様の方法で成長させた。この場合BPとの結合長の差は4%有る。第1の実施例においてTMGをTMAに代えることにより1μmのAlN33を得た。基板は同じくSi(100)で、成長温度が1300°C、成長圧力0.1気圧、成長速度は1μm/hrとした。一般にAlNは絶縁体に近く高抵抗であり、それはAlN中のN原子空孔が原因とされている。この試料はキャリア濃度が $1 \times 10^{18}$  /cm<sup>3</sup>あり、少くとも導電性を呈し、しかも低抵抗のn型であった。これは、N原子空孔が十分抑えられているためと考えられる。

【0023】次に第4の実施例を説明する。図4はGaNの3元系の材料のpn接合を利用してシングルヘテロ構造の発光ダイオード(LED)を作製した例である。n型Si基板(図示せず)上に成長温度1200°CでSiドープn型BP層( $2 \times 10^{-7}$  /cm<sup>3</sup>)42を3μm、更に3μmのアンドープAl<sub>1-x</sub>G<sub>x</sub>N層(n型・ $1 \times 10^{-7}$  /cm<sup>3</sup>)43と3μmのMgドープAl<sub>1-x</sub>G<sub>x</sub>N層(p型・ $2 \times 10^{-6}$  /cm<sup>3</sup>)44を順次成長させpn接合を形成した。さらにコンタクト層としてMgドープBP層(p型・ $5 \times 10^{-7}$  /cm<sup>3</sup>)45を0.5μm成長させて機械研磨とエッティングによりSi基板を除去し、In電極46を取り付けLEDとした。

【0024】こうして得られたLEDは、10mcdの青色発光が得られた。この様な方法を用いるとGaNにおいても高品質のLEDが作製可能になり従来のものよりも輝度が格段に向上する。さらに、第5の実施例を説明する。

【0025】基板にSiを使用し、表面が(100)面のウェハを使用すると、その表面に成長するBP層は、(100)面を基板の表面と平行にしたエピタキシャル膜が成長し、Siのウェハ表面が(111)面では(111)面が基板の表面に平行に成長する。これにより、面上に成長する半導体の結晶構造を制御することが可能

な場合がある。例えば図5に示す如く、B P層12上にInGaAlN（組成は特に規定しない）を成長させる場合、Si基板の面方位を(100)とし基板温度を550~800°C、成長速度を0.5 μm/hrと温度を低めにした成長速度を遅めにすることにより、B P層12上に立方晶のInGaAlN53が成長する。このアンドープのInGaAlN53の特性を調べたところ、キャリア濃度は $1 \times 10^{16} / \text{cm}^3$ 、ホール移動度200  $\text{cm}^2 / \text{V sec}$ であった。この様に立方晶のInGaAlNが成長することにより、同じ立方晶のB Pとの歪のない層が作製できる。しかもp型ドーパントを導入することにより高品質なp型半導体を得られる等新しい4元系材料として大いに期待できる。一方(111)の基板を使用すると500A未満の界面近傍まで立方晶の混らない六方晶のGaNが成長することが本発明者らの行った実験により明らかになった。このことからも例えば発光素子において、発光層にはキャリアの再結合に適した立方晶を用い、その他のクラッド層やコンタクト層には厚いものの形成が容易な六方晶を用いる等して種々の結晶構造の使い分けができる。このためデバイス設計の自由度は向上する。

【0026】又、InGaAlN系半導体はIn、Ga、Alの比率を変化させることによって広くオレンジ色から紫外の領域まで連続的に変化させることができるのでこの点においても設計の自由度が増す。

【0027】ここでは、InGaAlNについて説明したが、他のIn<sub>x</sub> Ga<sub>y</sub> Al<sub>1-x-y</sub> N (0 ≤ x ≤ 1, 0 ≤ y ≤ 1) 例えばInGaN、InAlNについても物性上の性質が近いためInGaAlNの代わりとして同様に使用することができる。

【0028】図6は、第6の実施例である。Si基板に代りサファイア基板61を使用し、その表面上にB Pのバッファ層12、アンドープGaN膜63を順次成長させた例である。第5の実施例までは全てSi基板を用いたが、夫々の実施例ではSi基板の代りにAlを含む材料のこのサファイアやアルミナの基板を使用しても良い。また、B Pと比較的の格子定数の近いSiC、原子面によっては格子定数の近いTiO<sub>2</sub>、MgF<sub>2</sub>を利用しても従来と比較して欠陥の少ないエピタキシャル膜、例えば低キャリア濃度のアンドープGaNが得られる。これらの基板では処理により表面のダメージ層さえ除去できればより低能度のものが得られることが、本発明者らの行った基板に様々な処理を行う一連の実験から予想される。なお、B P層の成長にホウ素原料としてトリエチルホウ素やトリメチルホウ素など有機金属を用いることも有効である。また格子整合をさらに良好なものとするためにGaN、Al、InやAs、Sbを混合し格子定数を変化させることも可能である。GaN原料としてトリエチルガリウム(TEG)、Al原料としてトリエチルアルミニウム(TEA)を使用しても全く同様に実施で

きる。以上の実施例では、半導体材料のNの一部をAs、Sbに置換することにより、よりN原子を空孔を抑えることも可能である。図7を用いて本発明の第7の実施例であるLEDを説明する。

【0029】ZnO基板71上にZnOバッファ層72(アンドープ)が1μm形成され、その上にn型Ga<sub>0.8</sub>In<sub>0.2</sub>N層73(アンドープあるいはSiドープ、 $1 \times 10^{16} \sim 1 \times 10^{19} \text{ cm}^{-3}$  例えば $1 \times 10^{17} \text{ cm}^{-3}$ )が3μm形成され、その上にp型Ga<sub>0.8</sub>In<sub>0.2</sub>N層74(Mgドープ、 $1 \times 10^{16} \sim 1 \times 10^{19} \text{ cm}^{-3}$  例えば $1 \times 10^{17} \text{ cm}^{-3}$ )が2μm形成される。

【0030】各層はMOCVD法により形成し、原料としてNH<sub>3</sub>を $1 \times 10^{-3} \text{ mol/min}$ 、Ga(C<sub>2</sub>H<sub>5</sub>)<sub>3</sub>を $1 \times 10^{-5} \text{ mol/min}$ 、In(CH<sub>3</sub>)<sub>3</sub>を $1 \times 10^{-6} \text{ mol/min}$ 、CO<sub>2</sub>を $1 \times 10^{-5} \text{ mol/min}$ 、Zn(C<sub>2</sub>H<sub>5</sub>)<sub>3</sub>を $1 \times 10^{-5} \text{ mol/min}$ を導入して成長を行った。基板温度は700°C、圧力75torr、原料ガスの総流量は、11/minとした。ドーパントには、n型にSi、p型にMgを用いた。Siはシラン(SiH<sub>4</sub>)を、Mgはシクロペンタジエニルマグネシウム(C<sub>5</sub>H<sub>5</sub>Mg)をそれぞれ原料ガスに混入することよりドープした。46は電極である。

【0031】ここで、GaNの成長には原料であるNH<sub>3</sub>の分解温度が高いため、1000°C以上の高温が必要であると信じられてきた。しかし、本発明者らの研究によればNH<sub>3</sub>の分解には必ずしも高温が必要ではないことが判明した。1000°C以上という温度は通常使われているサファイア基板上に成長する際の最適温度であり、GaNの成長には成長する基板の種類によって最適成長温度が存在する。つまり、基板との格子不整合が大きい場合には格子不整の影響を緩和するために高温成長が必要となるが、格子整合をする基板を用いる場合には低温成長が可能になる。そこで、最適基板を選択することができれば、低温成長が可能になり、低温成長が可能になれば不純物の取り込まれても抑えることができる。

【0032】ZnOは、GaNと同じウルツ鉱型(六方晶系の結晶構造の一つ)の結晶構造を持ち、格子定数が3.250AでありGaNの3.189Aと非常に近い。バンドギャップは3.2eVである。そこで、ZnO上にGaNを成長することにより、基板との格子不整合は2%以下に抑えられる。さらに、Inを添加することにより基板との格子不整合を図ることが可能となる。

【0033】ただし、いくら格子定数の近い基板を用いたとしても、基板表面の状態が悪い場合には昇温時にH<sub>2</sub>中に晒されることになるので、基板表面から酸素がH<sub>2</sub>Oとなって抜けてしまう。従って基板表面は酸素不足になってしまい、良好な基板表面の結晶配列を得ることができない。

【0034】本発明に示すようにZnO基板に一旦ZnOバッファ層を成長させてからGaN層を成長させるこ

により、清浄なZnO表面上にGaN層を成長することが可能となり、格子定数が近いというメリットを十分生かすことができる。これによってGaN層はN原子空孔の少い良質の層となるため、n型のみならずp型のGaNを形成でき、GaNのPN接合を持ったLEDが形成できる。図8にこの実施例によるLEDチップをレンズを兼ねた樹脂ケース82に埋め込んだ状態を示す。83は内部リード、84は外部リードである。

【0035】この実施例によるLEDは、樹脂ケースに埋め込んで約5mcdの青色発光が確認された。この効果は基板との格子整合のずれが±0.5%の範囲あるいは基板の面方位のずれが±5%の範囲で十分に得られた。なお、GaNNにAlを添加して格子定数を保ったままバンドギャップを変化させることも可能である。図9は本発明の第8の実施例であるMIS型のLEDの概略断面図である。

【0036】ZnO基板71上にZnOバッファ層72、n型GaN<sub>0.8</sub>Al<sub>0.2</sub>N層73（アンドープあるいはSiドープ、 $1 \times 10^{16} \sim 1 \times 10^{19} \text{ cm}^{-3}$ ）例えば $1 \times 10^{17} \text{ cm}^{-3}$ ）が $3 \mu\text{m}$ 形成され、その一部に高抵抗部91が形成されている。46は金属電極である。本実施例によりN原子空孔の少い良質のGaNN層を形成することができ、この様なMIS型のLEDも提供することができる。図10は本発明の第9の実施例である半導体レーザ装置の断面図である。

【0037】ZnO基板71上にZnOバッファ層72、n型GaN<sub>0.8</sub>Al<sub>0.2</sub>Nバッファ層101、n型GaN<sub>0.8</sub>Al<sub>0.2</sub>Nクラッド層102、アンドープGaN<sub>0.8</sub>Al<sub>0.2</sub>N活性層103、p型GaN<sub>0.8</sub>Al<sub>0.2</sub>Nクラッド層104が形成され、その上にn型GaN<sub>0.8</sub>Al<sub>0.2</sub>N電流素子層105、p型GaN<sub>0.8</sub>Al<sub>0.2</sub>Nコンタクト層106が形成されている。46は金属電極である。この様にn型GaNN層を持った短波長用半導体レーザも提供することができる。図11は本発明の第10の実施例であるバイポーラトランジスタの概略構成図である。

【0038】ZnO基板71上にZnOバッファ層72、アンドープGaN<sub>0.8</sub>Al<sub>0.2</sub>Nバッファ層111、n型GaN<sub>0.8</sub>Al<sub>0.2</sub>Nコレクタ層112、p型GaN<sub>0.8</sub>Al<sub>0.2</sub>Nベース層113、n型GaN<sub>0.8</sub>Al<sub>0.2</sub>Nエミッタ層114、n型GaN<sub>0.8</sub>Al<sub>0.2</sub>Nエミッタコンタクト層115が形成されている。46は電極である。n型或はp型のGaNN層を形成できるため、この様に複雑な構造のバイポーラトランジスタも提供することができる。

【0039】以上のZnOをバッファ層に使用した実施例では、この上に形成する膜としてGaNやGaNN等のIn<sub>x</sub>GaN<sub>1-x</sub>（ $0 \leq x \leq 1$ 、 $0 \leq y \leq 1$ ）を選んだが、N電子空孔が発生する他の窒素含有の化合物半導体をこれらの代わりに選んで用いても良い。

特に、青色発光が可能なバンドギャップが広く格子定数の小さい化合物半導体を選んだ場合には効果は絶大である。その他、本発明はその趣旨を逸脱しない範囲で種々変形して実施することができる。

#### 【0040】

【発明の効果】以上詳述したように、上記構成によればGaNやAlGaN等といったIn<sub>x</sub>GaN<sub>1-x</sub>（ $0 \leq x \leq 1$ 、 $0 \leq y \leq 1$ ）の高品質の結晶の成長が困難であった薄膜をn-型、I型、p型等の所望の導電型或いは、六方晶だけでなく立方晶の結晶構造の半導体層を提供できる。これにより半導体素子設計上の自由度を向上できる。従ってこれを用いた短波長発光素子などへの応用が可能で、ディスプレイ、光通信など情報処理産業への貢献は極めて大である。

#### 【図面の簡単な説明】

【図1】 本発明の第1の実施例であるSi基板上にBPバッファ層を成長させてアンドープGaNを成長させたウェーファの断面図。

【図2】 本発明の第2の実施例に係わるSi基板上にBPバッファ層を成長させてMgドープのGaNを成長させたウェーファの断面図

【図3】 本発明の第3の実施例に係わるSi基板上にBPバッファ層を成長させてアンドープAINを成長させたウェーファの断面図。

【図4】 本発明の第4の実施例に係わるBPバッファ層を介して作成されたGaNAINからなるシングルヘテロ接合型LEDの断面図。

【図5】 本発明の第5の実施例に係わるSi基板（100）表面上のBPバッファ層の上に立方晶InGaNAINを成長させたウェーファの断面図。

【図6】 本発明の第6の実施例に係わるサファイア基板上にGaNAINを成長させたウェーファの断面図。

【図7】 本発明の第7の実施例に係わるLEDの断面図。

【図8】 本発明の第7の実施例に係わるLEDチップを樹脂ケースに埋め込んだ図。

【図9】 本発明の第8の実施例に係わるLEDの断面図。

【図10】 本発明の第9の実施例に係わる半導体レーザ装置の断面図。

【図11】 本発明の第10の実施例に係わるバイポーラトランジスタの断面図。

#### 【符号の説明】

1 1 … Si基板

1 2 … BP層

1 3 … アンドープGaN層

2 1 … MgドープAIN層

3 3 … アンドープAIN層

4 2 … n型BPバッファ層

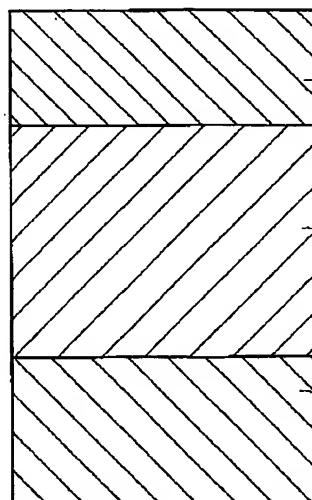
4 3 … n型GaNAIN層

4 4 … p型 GaAlN層  
 4 5 … p型 BPコンタクト層  
 4 6 … 電極  
 6 1 … サファイア基板  
 6 3 … GaAlN層  
 7 1 … ZnO基板  
 7 2 … ZnOバッファ層  
 7 3 … n型 Ga<sub>0.8</sub> In<sub>0.2</sub> N層  
 7 4 … p型 Ga<sub>0.8</sub> In<sub>0.2</sub> N層  
 8 1 … LEDチップ  
 8 2 … 樹脂ケース  
 8 3 … 内部リード  
 8 4 … 外部リード

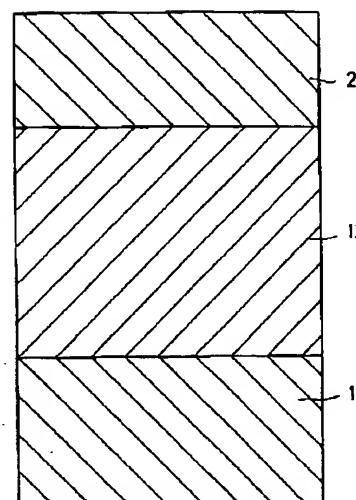
\* 9 1 … 高抵抗部  
 1 0 1 … n型 Ga<sub>0.8</sub> In<sub>0.2</sub> Nバッファ層  
 1 0 2 … n型 Ga<sub>0.8</sub> In<sub>0.2</sub> Nクラッド層  
 1 0 3 … アンドープ Ga<sub>0.8</sub> In<sub>0.2</sub> N活性層  
 1 0 4 … p型 Ga<sub>0.8</sub> In<sub>0.2</sub> Nクラッド層  
 1 0 5 … n型 Ga<sub>0.8</sub> In<sub>0.2</sub> N電流阻止層  
 1 0 6 … p型 Ga<sub>0.8</sub> In<sub>0.2</sub> Nコンタクト層  
 1 1 1 … アンドープ Ga<sub>0.8</sub> In<sub>0.2</sub> Nバッファ層  
 1 1 2 … n型 Ga<sub>0.8</sub> In<sub>0.2</sub> Nコレクタ層  
 10 1 1 3 … p型 Ga<sub>0.8</sub> In<sub>0.2</sub> Nベース層  
 1 1 4 … n型 Ga<sub>0.8</sub> In<sub>0.2</sub> Nエミッタ層  
 1 1 5 … n型 Ga<sub>0.8</sub> In<sub>0.2</sub> Nエミッタコンタクト層

\*

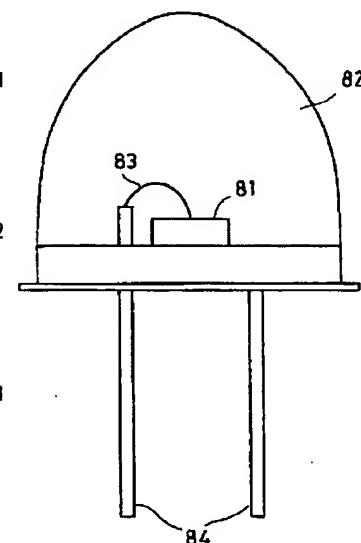
【図1】



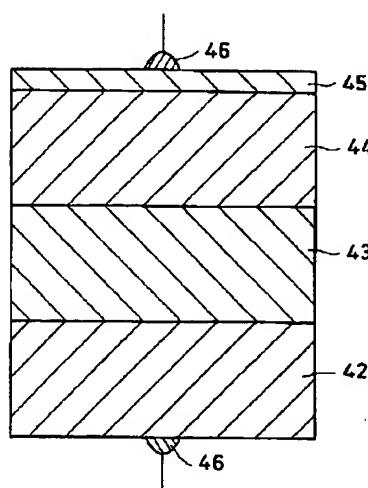
【図2】



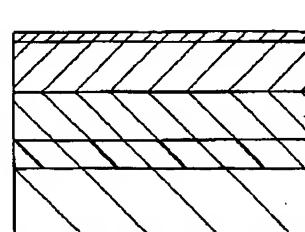
【図8】



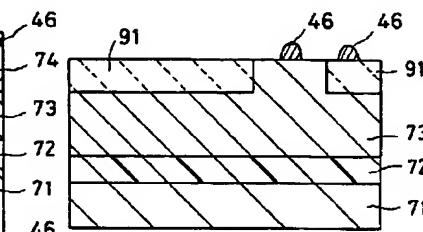
【図4】



【図7】



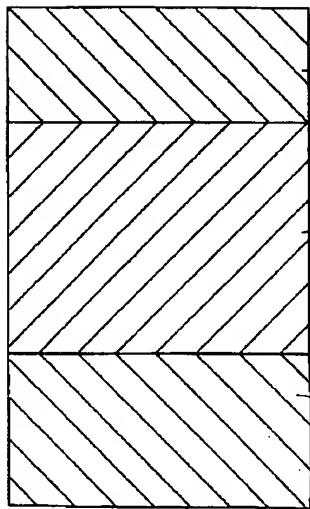
【図9】



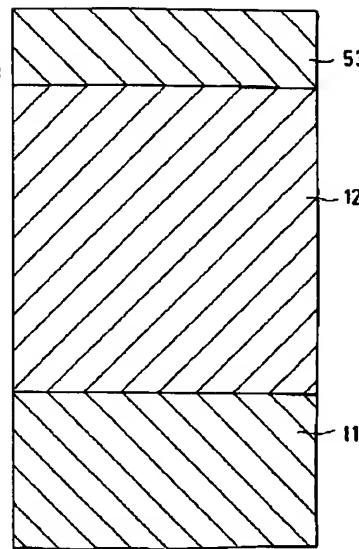
(7)

特開平5-283744

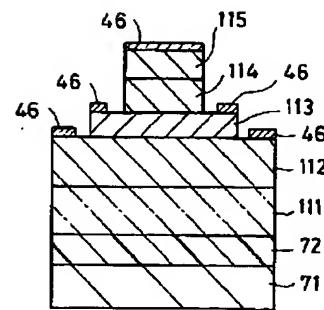
【図3】



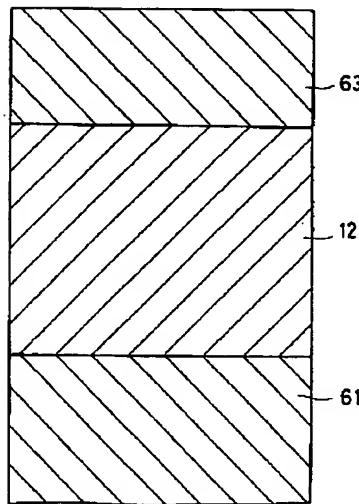
【図5】



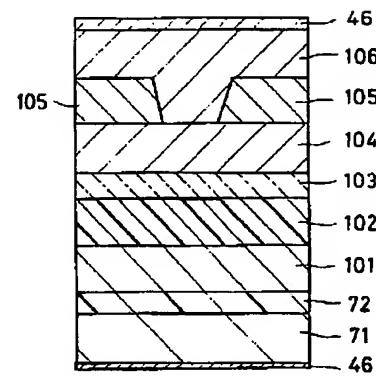
【図11】



【図6】



【図10】



【公報種別】特許法第17条の2の規定による補正の掲載

【部門区分】第7部門第2区分

【発行日】平成13年2月16日(2001.2.16)

【公開番号】特開平5-283744

【公開日】平成5年10月29日(1993.10.29)

【年通号数】公開特許公報5-2838

【出願番号】特願平4-62812

【国際特許分類第7版】

H01L 33/00

【F1】

H01L 33/00

C

【手続補正書】

【提出日】平成11年3月11日(1999.3.11)

【手続補正1】

【補正対象書類名】明細書

【補正対象項目名】特許請求の範囲

【補正方法】変更

【補正内容】

【特許請求の範囲】

【請求項1】単結晶BP層と、このBP層の表面に形成された少なくとも500angstrom以上の厚さのGa<sub>x</sub>Al<sub>1-x</sub>N(0≤x≤1)のエピタキシャル成長層とを具備することを特徴とする半導体素子。

【請求項2】単結晶BP層とこのBP層の表面に形成されたIn<sub>x</sub>Ga<sub>y</sub>Al<sub>1-x-y</sub>N(0<x≤1, 0≤y≤1)のエピタキシャル成長層とを具備することを特徴とする半導体素子。

【請求項3】単結晶ZnOのバッファ層と、このバッファ層の表面に形成された窒素を構成元素とする半導体のエピタキシャル成長層とを具備することを特徴とする半導体素子。

【請求項4】立方晶In<sub>x</sub>Ga<sub>y</sub>Al<sub>1-x-y</sub>N(0<x≤1, 0≤y≤1)を発光層とすることを特徴とする半導体素子。

**This Page is Inserted by IFW Indexing and Scanning  
Operations and is not part of the Official Record**

**BEST AVAILABLE IMAGES**

Defective images within this document are accurate representations of the original documents submitted by the applicant.

Defects in the images include but are not limited to the items checked:

- BLACK BORDERS**
- IMAGE CUT OFF AT TOP, BOTTOM OR SIDES**
- FADED TEXT OR DRAWING**
- BLURRED OR ILLEGIBLE TEXT OR DRAWING**
- SKEWED/SLANTED IMAGES**
- COLOR OR BLACK AND WHITE PHOTOGRAPHS**
- GRAY SCALE DOCUMENTS**
- LINES OR MARKS ON ORIGINAL DOCUMENT**
- REFERENCE(S) OR EXHIBIT(S) SUBMITTED ARE POOR QUALITY**
- OTHER:** \_\_\_\_\_

**IMAGES ARE BEST AVAILABLE COPY.**

**As rescanning these documents will not correct the image problems checked, please do not report these problems to the IFW Image Problem Mailbox.**